

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-39143

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.<sup>6</sup>

G 0 6 F 9/06  
1/00  
9/445

識別記号

4 1 0  
3 7 0

F I

G 0 6 F 9/06 4 1 0 B  
1/00 3 7 0 D  
9/06 4 2 0 H

審査請求 有 請求項の数18 O L (全 16 頁)

(21) 出願番号 特願平9-194685

(22) 出願日 平成9年(1997) 7月22日

(71) 出願人 000215903

帝人製機株式会社

大阪府大阪市西区江戸堀1丁目9番1号

(72) 発明者 千葉 高洋

神奈川県横浜市港北区新羽町1189番地 帝

人製機株式会社横浜開発センター内

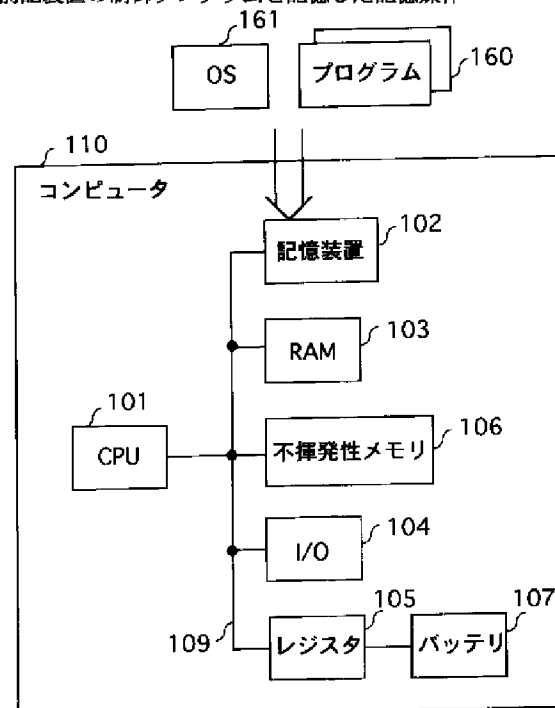
(74) 代理人 弁理士 有我 軍一郎

(54) 【発明の名称】 演算装置、該装置の制御方法、前記装置の制御プログラムを記憶した記憶媒体、演算装置を利用した電子回路装置、該装置の制御方法、前記装置の制御プログラムを記憶した記憶媒体

(57) 【要約】

【課題】本発明は、演算装置、該装置の制御方法、該制御プログラムを記憶した記憶媒体、演算装置を利用した電子回路装置、該装置の制御方法、該制御プログラムを記憶した記憶媒体に関し、特に、プログラム起動時の時間を短縮できる装置を提供する。

【解決手段】オペレーティングシステムの下でアプリケーションプログラムを実行する実行手段の動作時に、データを一時的に記憶する揮発性の主記憶装置と、主記憶装置と接続された不揮発性記憶装置と、電源オフに先立って、主記憶装置に記憶されているデータを不揮発性記憶装置に待避させるデータ待避手段と、不揮発性記憶装置に待避させておいたデータを、再起動時に主記憶装置に転送させる転送手段と、を備えた演算装置であり、再起動時、実行手段が、不揮発性記憶装置から主記憶装置に転送されたデータに基づいて、前回の電源オフ時の実行状態を再現するので、これによりプログラム起動時間を短縮できる。



## 1

## 【特許請求の範囲】

【請求項1】オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、

前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、

該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、を備えた演算装置において、

前記主記憶装置と接続された不揮発性記憶装置と、

前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるデータ待避手段と、

前記不揮発性記憶装置に待避させておいたデータを、前記演算装置の再起動時に前記主記憶装置に転送させる転送手段と、を備え、

前記演算装置の再起動時、前記実行手段が、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現することを特徴とする演算装置。

【請求項2】請求項1記載の演算装置が、前記演算装置の電源をオフする際に、現在のオペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作者による指令を入力する指令入力手段を備え、前記データ待避手段が、前記指令入力手段に、オペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させることを特徴とする演算装置。

【請求項3】請求項2記載の演算装置において、前記プログラム格納手段が、前記アプリケーションプログラムを含む複数のアプリケーションプログラムを格納し、

前記指令入力手段が、

実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令の入力を許容し、

前記データ待避手段が、

前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、

前記演算装置の再起動時に、前記実行手段が、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび選択されたアプリケーションプログラムの実行

## 2

状態を再現することを特徴とする演算装置。

【請求項4】請求項2記載の演算装置が、

前記オペレーティングシステムおよびアプリケーションプログラムの実行状態の再現に必要なデータが前記不揮発性記憶装置に待避されたか否かを示すデータ保存ビットを有する不揮発性のレジスタを備え、

前記演算装置の再起動時、前記レジスタのデータ保存ビットが、前記不揮発性記憶装置に前記データが待避されたことを示す場合、前記転送手段が、前記不揮発性記憶装置に待避させておいてデータを前記主記憶装置に転送させ、該転送されたデータに基づいて、前記実行手段

が、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現することを特徴とする演算装置。

【請求項5】所定のプログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する揮発性の主記憶装置と、を備えた電子回路装置であって、前記プログラムを格納した不揮発性のプログラム格納手段を備えた演算装置によって制御される電子回路装置において、

前記演算装置のプログラム格納手段に格納されたプログラムを前記主記憶装置に転送させる転送手段と、

前記演算装置による電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記主記憶装置に保存されているか否かを判別する判別手段と、を備え、

該判別手段により前記主記憶装置にプログラムが保存されていないと判別されたとき、前記転送手段が、前記プログラムを前記演算装置のプログラム格納手段から前記主記憶装置に転送した後、前記実行手段が、転送されたプログラムを実行し、前記判別手段により前記主記憶装置にプログラムが保存されていると判別されたとき、前記実行手段が、前記主記憶装置にあるプログラムを実行することを特徴とする電子回路装置。

【請求項6】請求項5記載の電子回路装置が、

前記プログラムが前記主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを有し、

前記転送手段が、前記レジスタのデータ保存ビットが前記主記憶装置にプログラムが保存されていないことを示す場合のみ、前記プログラムを前記演算装置のプログラム格納手段から前記主記憶装置に転送させることを特徴とする電子回路装置。

【請求項7】オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、を備えた演算装置の制御方法において、

## 3

前記主記憶装置に接続された不揮発性記憶装置を準備するステップ(a)と、  
前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるステップ(b)と、  
前記不揮発性記憶装置に待避させておいたデータを、前記演算装置の再起動時に前記主記憶装置に転送させるステップ(c)と、  
前記演算装置の再起動時、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現させるステップ(d)と、を備えたことを特徴とする演算装置の制御方法。

【請求項8】請求項7記載の演算装置の制御方法が、前記演算装置の電源をオフする際に、現在のオペレーションシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作者による指令を入力するステップ(e)を備え、前記ステップ(e)において、オペレーションシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、前記ステップ(b)を実行することを特徴とする演算装置の制御方法。

【請求項9】請求項8記載の演算装置の制御方法が、前記アプリケーションプログラムを含む複数のアプリケーションプログラムを前記プログラム格納手段に格納するステップを備え、前記ステップ(e)が、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令を許容するステップ(e1)を有し、前記ステップ(e1)において、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムが選択された場合、前記ステップ(b)で、前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび前記ステップ(e1)で選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、前記ステップ(d)で、前記演算装置の再起動時に、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび前記ステップ(e1)で選択されたアプリケーションプログラムの実行状態を再現させることを特徴とする演算装置の制御方法。

【請求項10】請求項8記載の演算装置の制御方法が、前記オペレーティングシステムおよびアプリケーションプログラムの実行状態の再現に必要なデータが前記不揮発性記憶装置に待避されているか否かを示すデータ保存

## 4

ビットを有する不揮発性のレジスタを準備するステップを備え、

前記演算装置の再起動時、前記レジスタのデータ保存ビットが、前記不揮発性記憶装置に前記データが待避されたことを示す場合、前記ステップ(c)および(d)を実行することを特徴とする演算装置の制御方法。

【請求項11】所定のプログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する揮発性の主記憶装置と、を備えた電子回路装置を制御する制御手段と、前記プログラムを格納したプログラム格納手段と、を備えた演算装置を利用した電子回路装置の制御方法において、前記演算装置のプログラム格納手段に格納されたプログラムを前記電子回路装置の主記憶装置に転送させるステップ(a)と、

前記演算装置の制御手段による前記電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記電子回路装置の主記憶装置に保存されているか否かを判別するステップ(b)と、を備え、

該ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていないと判別されたとき、前記ステップ(a)で、前記プログラムを前記演算装置のプログラム格納手段から前記電子回路装置の主記憶装置に転送した後、前記電子回路装置の実行手段に転送されたプログラムを実行させ、  
前記ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていると判別されたとき、前記電子回路装置の実行手段に前記電子回路装置の主記憶装置にあるプログラムを実行させることを特徴とする電子回路装置の制御方法。

【請求項12】請求項11記載の電子回路装置の制御方法が、前記プログラムが前記電子回路装置の主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを準備するステップを備え、前記ステップ(b)において、前記レジスタのデータ保存ビットが前記電子回路装置の主記憶装置内に前記プログラムが保存されていることを示す場合のみ、前記ステップ(a)を実行することを特徴とする電子回路装置の制御方法。

【請求項13】オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、該主記憶装置に接続された不揮発性記憶装置と、を備えた演算装置を制御する前記オペレーティングシステムを記憶したプログラム記憶媒体において、前記オペ

10

20

30

40

50

## 5

レーティングシステムが、  
前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるステップ（a）と、  
前記演算装置の再起動時、前記不揮発性記憶装置内のデータを前記主記憶装置に転送させるステップ（b）と、  
前記演算装置の再起動時、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現させるステップ（c）と、を備えたことを特徴とするプログラム記憶媒体。

【請求項14】請求項13記載のプログラム媒体において、  
前記オペレーティングシステムが、  
前記演算装置をオフする際に、現在のオペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するかどうかの操作者による指令を入力するステップ（d）を備え、  
前記ステップ（d）において、オペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、前記ステップ（a）を実行することを特徴とするプログラム媒体。

【請求項15】請求項14記載のプログラム媒体において、  
前記オペレーティングシステムが、  
前記アプリケーションプログラムを含む複数のアプリケーションプログラムを前記プログラム格納手段に格納するステップを備え、  
前記ステップ（d）が、  
実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令を許容するステップ（d1）を有し、  
前記ステップ（d1）において、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムが選択された場合、前記ステップ（a）で、前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび前記ステップ（d1）で選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、前記ステップ（c）で、前記演算装置の再起動時に、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび前記ステップ（d1）で選択されたアプリケーションプログラムの実行状態を再現させることを特徴とするプログラム記憶媒体。

【請求項16】プログラムを格納した不揮発性のプログラム格納手段と、前記プログラムを実行する実行手段

## 6

と、該実行手段の動作時に、前記プログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、該主記憶装置に接続された不揮発性記憶装置と、前記不揮発性記憶装置にデータが保存されているか否かを示すデータ保存ビットを有する不揮発性のレジスタと、を備えた演算装置を制御するベーシックインプットアウトプットシステム（BIOS）を記憶したプログラム記憶媒体において、前記ベーシックインプットアウトプットシステムが、

10 前記レジスタのデータ保存ビットを読込んで、前記不揮発性記憶装置にデータが保存されているか否かを判別するステップ（a）と、  
前記不揮発性記憶装置に保存されたデータを前記主記憶装置に転送するステップ（b）と、を備え、  
前記演算装置の再起動時、前記ステップ（a）において、前記不揮発性記憶装置にデータが保存されていると判別された場合、前記ステップ（b）で、前記不揮発性記憶装置に保存されているデータを前記主記憶装置にデータを転送した後、前記転送されたデータに基づいて、  
20 前記実行手段にプログラムを実行させ、前記ステップ（a）において、前記不揮発性記憶装置にデータが保存されていないと判別された場合、前記実行手段に前記プログラム格納手段からプログラムを読み出して実行させることを特徴とするプログラム記憶媒体。

【請求項17】所定のプログラムを格納したプログラム格納手段を備えた演算装置と、前記プログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する不揮発性の主記憶装置と、を備えた電子回路装置と、を制御するために予め前記演算装置の  
30 プログラム格納手段に格納される制御プログラムを記憶したプログラム記憶媒体において、前記制御プログラムが、  
前記電子回路装置の動作時に、前記演算装置のプログラム格納手段に格納されたプログラムを前記電子回路装置の主記憶装置に転送させるステップ（a）と、  
前記演算装置による電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記電子回路装置の主記憶装置に保存されているか否かを判別するステップ（b）と、を備え、

40 該ステップ（b）において、前記電子回路装置の主記憶装置にプログラムが保存されていないと判別されたとき、前記ステップ（a）で、前記プログラムを前記演算装置のプログラム格納手段から前記電子回路装置の主記憶装置に転送した後、前記電子回路装置の実行手段に、転送されたプログラムを実行させ、前記ステップ（b）において、前記電子回路装置の主記憶装置にプログラムが保存されていると判別されたとき、前記電子回路装置の実行手段に、前記電子回路装置の主記憶装置にあるプログラムを実行させることを特徴とするプログラム記憶媒体。

【請求項18】請求項17記載のプログラム記憶媒体において、  
前記電子回路装置が、  
前記プログラムが前記電子回路装置の主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを備え、  
前記制御プログラムが、  
前記ステップ（b）において、前記レジスタのデータ保存ビットが前記電子回路装置の主記憶装置内に前記プログラムが保存されていることを示す場合のみ、前記ステップ（a）を実行することを特徴とするプログラム記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、演算装置、該装置の制御方法、該制御プログラムを記憶した記憶媒体、演算装置を利用した電子回路装置、該装置の制御方法、該制御プログラムを記憶した記憶媒体に関し、特に、プログラム起動時の時間を短縮できる装置に関する。

【0002】

【従来の技術】従来よりセントラルプロセッサユニット（以下「CPU」と略す）と、プログラムをCPUが実行するときデータを読み書きしてプログラムの実行状態を記憶する主記憶装置（以下「RAM」と略す）と、を備えた演算装置、所謂デジタルコンピュータ（以下「コンピュータ」と略す）、特に、パーソナルコンピュータおよびワークステーションなどにおいて、コンピュータの電源をオフした後もRAMには電源を供給してデータを保持し、コンピュータを再起動したとき、RAMに保持されているデータに基づいてプログラムの実行状態を再現するレジューム機能が良く知られている。

【0003】典型的なコンピュータは図6に示されるように、CPU1と、CPU1が実行する複数のアプリケーションプログラムが予めインストールされている不揮発性の記憶装置2と、記憶装置2からプログラムを転送し、CPU1がプログラムを実行するときアクセスしてプログラムの実行状態を記憶するRAM3と、RAM3に接続され、電源を供給する電源供給装置8と、コンピュータの図示されない周辺機器、例えば、キーボード、マウス、CRT表示器などを含むコンソール、プリンタ、および各種の記憶媒体装置などと入出力を行う入出力装置4と、コンピュータを起動したとき、最初に読み出される設定情報を保存するレジスタ5と、レジスタ5に接続され、電源を供給するバッテリー7と、を備えている。

【0004】CPU1、記憶装置2、RAM3、入出力装置4およびレジスタ5は、バスケーブル9で互いに接続されている。RAM3は電源供給装置8から、レジスタ5はバッテリー7から、それぞれ電源が供給されるので、コンピュータの電源オフ後もデータを保持できる。

このようなコンピュータにおいて、CPU1はオペレーティングシステム（以下「OS」と略す）の支配下で所定のアプリケーションプログラムを実行する。記憶装置2は、固定ディスク装置などであり、通常、OSおよび複数のアプリケーションプログラムが予めインストールされている。OSとしては所謂IBM PC/AT互換機に使われる、DOS、Windows 3.1、Windows 95、Windows NT、Linux、Free BSD、Net BSD、NEXTSTEPおよびアップルコンピュータ社製パーソナルコンピュータおよび、その互換機に使われるMac OS、ワークステーションに使われるUNIX、NEXTSTEP等が知られている。なお、上記のOS名は登録商標名あるいは商標名を含んでいる。オペレータは所望のアプリケーションプログラムを選択して起動することになる。

【0005】レジューム機能を使用しない場合の各アプリケーションプログラムの起動は図7に示されるフローチャートの手順に従って実行される。コンピュータの電源がオンされると、まずステップP1において、ベーシックインプットアウトプットシステム（以下「BIOS」と略す）によって、レジスタ5の設定情報が読み込まれ、各種の設定が行われる。ステップP2において、OSが記憶装置2からRAM3にロードされ起動する。以下、コンピュータはOSによって動作制御が行われる。

【0006】次いで、ステップP3で、コマンド入力待ち状態となる。コマンドは、アプリケーションプログラムの起動要求コマンドなどであり、オペレータによりキーボードおよびマウスなどから選択的に入力される。選択されたアプリケーションプログラムの起動要求コマンドが入力されると、ステップP4へ進み、選択されたアプリケーションプログラムを記憶装置2からRAM3にロードされ起動する。アプリケーションプログラムに制御が渡され、ステップP3へ戻り、コマンド入力待ち状態となる。

【0007】次に示す例は、コンピュータを利用した電子回路装置の例であり、電子回路を解析するための従来の電子回路解析システムであり、図8にそのブロック図を示す。同図に示されるように、電子回路解析システムは、コンピュータ10およびROMエミュレータ20から構成され、電子回路30（以下「ターゲット」と呼ぶ）を解析するものである。ターゲット30は、所定のターゲットプログラムを実行することによって、所定の機能を実現するものであり、電子回路解析システムはこのターゲットプログラムのデバッグを行うのが主な目的である。

【0008】コンピュータ10には、予めOS、ターゲット30を解析するための解析プログラム60、ターゲット30のターゲットプログラムおよび任意のアプリケーションプログラムがインストールされている。コンピュータ10がROMエミュレータ20にケーブル40で接続され、ROMエミュレータ20がターゲット30に

ケーブル50で接続される。ケーブル40は汎用のシリアル伝送用のケーブル、例えば、RS-232Cなどであり、コンピュータ10およびROMエミュレータ20がそれぞれ有する図示されないシリアルポートを介してそれぞれ接続される。

【0009】コンピュータ10はOSの下で解析プログラム60を実行し、ROMエミュレータ20にターゲット30のエミュレーションを実行させて、ターゲット30の解析を行う。解析プログラム60には、ROMエミュレータ20がターゲット30のエミュレーションを行うためのモニタプログラムが含まれている。ターゲットプログラムとモニタプログラムはコンピュータ10からROMエミュレータ20に転送され、ROMエミュレータ20は転送されたプログラムに基づいて、ターゲット30のエミュレーションを行う。

【0010】上述の電子回路解析システムにおけるターゲット30の解析は、コンピュータ10に予めインストールされている解析プログラム60に基づいて、図9に示されるフローチャートの手順に従って実行される。コンピュータ10が解析プログラム60を開始すると、ステップQ1でROMエミュレータ20にエミュレーションを実行するのに必要なデータがコンピュータ10からROMエミュレータ20にケーブル40を介して転送される。ここで転送されるデータは、モニタプログラムおよびターゲットプログラムを含んでいる。

【0011】ステップQ2で、ターゲット30のCPUをリセットしてモニタプログラムを起動し、ROMエミュレータ20はエミュレーションを開始し、コンピュータ10は解析ルーチンrへ制御を移す。解析ルーチンrでは、以下のステップs1からs3が随時繰り返され、所定の解析が実行される。詳しくは、ステップs1で、コンピュータ10からROMエミュレータ20にコマンドが送信され、ROMエミュレータ20はコンピュータ10の要求に応じて動作し、その結果をコンピュータ10に送信する。ステップS2で、コンピュータ10は、ROMエミュレータ20から送信された結果を読み込む。ステップS3で、コンピュータ10は読込んだ結果に基づいて、ターゲット30を解析する。

【0012】

【発明が解決しようとする課題】しかしながら、従来のコンピュータおよびコンピュータを利用した電子回路解析システムには下記のような問題点があった。コンピュータの場合、インストールされているアプリケーションプログラムの種類が多数であっても、実際に日常的に使用されるアプリケーションプログラムの数は2、3種類であり、通常は、前回使用したアプリケーションプログラムと同様のものを使用する場合がほとんどである。それに関わらず、レジューム機能を使用しない場合、図7に示されるように、毎回、ステップP2でOSを記憶装置2からRAM3にロードし、さらに、アプリケーシ

ョンプログラムを選択する度に、ステップP4で記憶装置2からRAM3にアプリケーションプログラムのロードを繰り返していた。

【0013】つまり、オペレータがコンピュータの電源をオンしてから、コンピュータの起動時の設定、OSを記憶装置2からRAM3にロードするなどの準備が終了するまでの間の数分間と、準備が終了した後、オペレータが所定のアプリケーションプログラムを選択してから、アプリケーションプログラムを記憶装置2からRAM3にロードするなどの準備が終了するまでの間の数分間と、が必要となるので、実際にコンピュータを使用できる状態になるまで、かなりの時間がかかるという問題点があった。

【0014】また、従来のレジューム機能においてはRAM3の内容を保持するためには電源供給が必要であり、さらに、RAM3にDRAMを使用した場合には、一定期間ごとにリフレッシュを行う必要があり、それらの制御を行う手段も必要であった。また、電子回路解析システムの場合、コンピュータ10が解析プログラム60を実行した後、コンピュータ10で他のアプリケーションプログラムを実行すると、ROMエミュレータ20内に、先に解析を行った時使用したモニタプログラムおよびターゲットプログラムが残っているにも関わらず、再度、解析プログラム60を実行したとき、コンピュータ10からROMエミュレータ20にモニタプログラムおよびターゲットプログラムを転送していた。このプログラム転送も非常に時間がかかるという問題点があった。

【0015】本発明は、上記問題点に鑑みなされたものであり、プログラム起動時、起動時間を短縮できる演算装置および演算装置を利用した電子回路装置を提供することを目的とする。

【0016】

【課題を解決するための手段】請求項1記載の発明は、オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、を備えた演算装置において、前記主記憶装置と接続された不揮発性記憶装置と、前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるデータ待避手段と、前記不揮発性記憶装置に待避させておいたデータを、前記演算装置の再起動時に前記主記憶装置に転送させる転送手段と、を備え、前記演算装置の再起動時、前記実行手段が、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシ

10

20

30

40

50

テムおよびアプリケーションプログラムの実行状態を再現することを特徴とする。

【0017】この構成によれば、実行中のオペレーティングシステムおよびアプリケーションプログラムの実行状態を不揮発性記憶装置に待避でき、演算装置を再起動したとき、不揮発性記憶装置から待避したデータを読込むことにより、前回実行していたアプリケーションプログラムをすぐに実行することができるので、アプリケーションプログラムのレジャー機能を有する演算装置を簡単な構造で実現することができる。

【0018】請求項2記載の発明は、請求項1記載の演算装置が、前記演算装置の電源をオフする際に、現在のオペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作者による指令を入力する指令入力手段を備え、前記データ待避手段が、前記指令入力手段に、オペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させることを特徴とする。

【0019】請求項3記載の発明は、請求項2記載の演算装置において、前記プログラム格納手段が、前記アプリケーションプログラムを含む複数のアプリケーションプログラムを格納し、前記指令入力手段が、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令の入力を許容し、前記データ待避手段が、前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、前記演算装置の再起動時に、前記実行手段が、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび選択されたアプリケーションプログラムの実行状態を再現することを特徴とする。

【0020】請求項4記載の発明は、請求項2記載の演算装置が、前記オペレーティングシステムおよびアプリケーションプログラムの実行状態の再現に必要なデータが前記不揮発性記憶装置に待避されたか否かを示すデータ保存ビットを有する不揮発性のレジスタを備え、前記演算装置の再起動時、前記レジスタのデータ保存ビットが、前記不揮発性記憶装置に前記データが待避されたことを示す場合、前記転送手段が、前記不揮発性記憶装置に待避させておいてデータを前記主記憶装置に転送させ、該転送されたデータに基づいて、前記実行手段が、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現することを特徴とする。

【0021】請求項5記載の発明は、所定のプログラム

を実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する揮発性の主記憶装置と、を備えた電子回路装置であって、前記プログラムを格納した不揮発性のプログラム格納手段を備えた演算装置によって制御される電子回路装置において、前記演算装置のプログラム格納手段に格納されたプログラムを前記主記憶装置に転送させる転送手段と、前記演算装置による電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記主記憶装置に保存されているか否かを判別する判別手段と、を備え、該判別手段により前記主記憶装置にプログラムが保存されていないと判別されたとき、前記転送手段が、前記プログラムを前記演算装置のプログラム格納手段から前記主記憶装置に転送した後、前記実行手段が、転送されたプログラムを実行し、前記判別手段により前記主記憶装置にプログラムが保存されていると判別されたとき、前記実行手段が、前記主記憶装置にあるプログラムを実行することを特徴とする。

【0022】この構成によれば、演算装置による電子回路装置の制御を終了後、再開したとき、主記憶装置にプログラムが残っているときは、そのまま主記憶装置にあるプログラムを実行することができるので、演算装置から電子回路装置へのプログラムの転送をバイパスでき、プログラム実行までの時間を短縮でき、操作性の良い電子回路装置を実現できる。

【0023】請求項6記載の発明は、請求項5記載の電子回路装置が、前記プログラムが前記主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを有し、前記転送手段が、前記レジスタのデータ保存ビットが前記主記憶装置にプログラムが保存されていないことを示す場合のみ、前記プログラムを前記演算装置のプログラム格納手段から前記主記憶装置に転送させることを特徴とする。

【0024】請求項7記載の発明は、オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、を備えた演算装置の制御方法において、前記主記憶装置に接続された不揮発性記憶装置を準備するステップ(a)と、前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるステップ(b)と、前記不揮発性記憶装置に待避させておいたデータを、前記演算装置の再起動時に前記主記憶装置に転送させるステップ(c)と、前記演算装置の再起動時、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログ

ラムの実行状態を再現させるステップ(d)と、を備えたことを特徴とする。

【0025】請求項8記載の発明は、請求項7記載の演算装置の制御方法が、前記演算装置の電源をオフする際に、現在のオペレーションシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作者による指令を入力するステップ

(e)を備え、前記ステップ(e)において、オペレーションシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、前記ステップ(b)を実行することを特徴とする。

【0026】請求項9記載の発明は、請求項8記載の演算装置の制御方法が、前記アプリケーションプログラムを含む複数のアプリケーションプログラムを前記プログラム格納手段に格納するステップを備え、前記ステップ(e)が、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令を許容するステップ(e1)を有し、前記ステップ(e1)において、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムが選択された場合、前記ステップ(b)で、前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび前記ステップ(e1)で選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、前記ステップ(d)で、前記演算装置の再起動時に、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび前記ステップ(e1)で選択されたアプリケーションプログラムの実行状態を再現させることを特徴とする演算装置の制御方法。

【0027】請求項10記載の発明は、請求項8記載の演算装置の制御方法が、前記オペレーティングシステムおよびアプリケーションプログラムの実行状態の再現に必要なデータが前記不揮発性記憶装置に待避されているか否かを示すデータ保存ビットを有する不揮発性のレジスタを準備するステップを備え、前記演算装置の再起動時、前記レジスタのデータ保存ビットが、前記不揮発性記憶装置に前記データが待避されたことを示す場合、前記ステップ(c)および(d)を実行することを特徴とする。

【0028】請求項11記載の発明は、所定のプログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する揮発性の主記憶装置と、を備えた電子回路装置を制御する制御手段と、前記プログラムを格納したプログラム格納手段と、を備えた演算装置を利用した電子回路装置の制御方法において、前記演算装置のプログラム格納手段に格納されたプログラム

を前記電子回路装置の主記憶装置に転送させるステップ(a)と、前記演算装置の制御手段による前記電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記電子回路装置の主記憶装置に保存されているか否かを判別するステップ(b)と、を備え、該ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていないと判別されたとき、前記ステップ(a)で、前記プログラムを前記演算装置のプログラム格納手段から前記電子回路装置の主記憶装置に転送した後、前記電子回路装置の実行手段に転送されたプログラムを実行させ、前記ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていると判別されたとき、前記電子回路装置の実行手段に前記電子回路装置の主記憶装置にあるプログラムを実行させることを特徴とする。

【0029】請求項12記載の発明は、請求項11記載の電子回路装置の制御方法が、前記プログラムが前記電子回路装置の主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを準備するステップを備え、前記ステップ(b)において、前記レジスタのデータ保存ビットが前記電子回路装置の主記憶装置内に前記プログラムが保存されていることを示す場合のみ、前記ステップ(a)を実行することを特徴とする。

【0030】請求項13記載の発明は、オペレーティングシステムおよびアプリケーションプログラムを格納した不揮発性のプログラム格納手段と、前記オペレーティングシステムの下で前記アプリケーションプログラムを実行する実行手段と、該実行手段の動作時に、前記オペレーティングシステムおよびアプリケーションプログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、該主記憶装置に接続された不揮発性記憶装置と、を備えた演算装置を制御する前記オペレーティングシステムを記憶したプログラム記憶媒体において、前記オペレーティングシステムが、前記演算装置の電源オフに先立って、前記主記憶装置に記憶されているデータを前記不揮発性記憶装置に待避させるステップ(a)と、前記演算装置の再起動時、前記不揮発性記憶装置内のデータを前記主記憶装置に転送させるステップ(b)と、前記演算装置の再起動時、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現させるステップ(c)と、を備えたことを特徴とする。

【0031】請求項14記載の発明は、請求項13記載のプログラム媒体において、前記オペレーティングシステムが、前記演算装置をオフする際に、現在のオペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作



者による指令を入力するステップ(d)を備え、前記ステップ(d)において、オペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現する指令が入力された場合、前記ステップ(a)を実行することを特徴とする。

【0032】請求項15記載の発明は、請求項14記載のプログラム媒体において、前記オペレーティングシステムが、前記アプリケーションプログラムを含む複数のアプリケーションプログラムを前記プログラム格納手段に格納するステップを備え、前記ステップ(d)が、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムを選択する指令を許容するステップ(d1)を有し、前記ステップ(d1)において、実行中のアプリケーションプログラムの中から演算装置の再起動時に再現するアプリケーションプログラムが選択された場合、前記ステップ(a)で、前記主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび前記ステップ(d1)で選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避させ、前記ステップ(c)で、前記演算装置の再起動時に、前記実行手段に、前記不揮発性記憶装置から前記主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよび前記ステップ(d1)で選択されたアプリケーションプログラムの実行状態を再現させることを特徴とする。

【0033】請求項16記載の発明は、プログラムを格納した不揮発性のプログラム格納手段と、前記プログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを前記プログラム格納手段から読み出して一時的に記憶する揮発性の主記憶装置と、該主記憶装置に接続された不揮発性記憶装置と、前記不揮発性記憶装置にデータが保存されているか否かを示すデータ保存ビットを有する不揮発性のレジスタと、を備えた演算装置を制御するベーシックインプットアウトプットシステム

(BIOS)を記憶したプログラム記憶媒体において、前記ベーシックインプットアウトプットシステムが、前記レジスタのデータ保存ビットを読込んで、前記不揮発性記憶装置にデータが保存されているか否かを判別するステップ(a)と、前記不揮発性記憶装置に保存されたデータを前記主記憶装置に転送するステップ(b)と、を備え、前記演算装置の再起動時、前記ステップ(a)において、前記不揮発性記憶装置にデータが保存されていると判別された場合、前記ステップ(b)で、前記不揮発性記憶装置に保存されているデータを前記主記憶装置に転送した後、前記転送されたデータに基づいて、前記実行手段にプログラムを実行させ、前記ステップ(a)において、前記不揮発性記憶装置にデータが保存されていないと判別された場合、前記実行手段に前記プログラム格納手段からプログラムを読み出して実行

させることを特徴とする。

【0034】請求項17記載の発明は、所定のプログラムを格納したプログラム格納手段を備えた演算装置と、前記プログラムを実行する実行手段と、該実行手段の動作時に、前記プログラムを一時的に記憶する不揮発性の主記憶装置と、を備えた電子回路装置と、を制御するために予め前記演算装置のプログラム格納手段に格納される制御プログラムを記憶したプログラム記憶媒体において、前記制御プログラムが、前記電子回路装置の動作時に、前記演算装置のプログラム格納手段に格納されたプログラムを前記電子回路装置の主記憶装置に転送させるステップ(a)と、前記演算装置による電子回路装置の制御が終了した後に再開したとき、前記プログラムが前記電子回路装置の主記憶装置に保存されているか否かを判別するステップ(b)と、を備え、該ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていないと判別されたとき、前記ステップ(a)で、前記プログラムを前記演算装置のプログラム格納手段から前記電子回路装置の主記憶装置に転送した後、前記電子回路装置の実行手段に、転送されたプログラムを実行させ、前記ステップ(b)において、前記電子回路装置の主記憶装置にプログラムが保存されていると判別されたとき、前記電子回路装置の実行手段に、前記電子回路装置の主記憶装置にあるプログラムを実行させることを特徴とする。

【0035】請求項18記載の発明は、請求項17記載のプログラム記憶媒体において、前記電子回路装置が、前記プログラムが前記電子回路装置の主記憶装置内に保存されているか否かを示すデータ保存ビットを含む揮発性のレジスタを備え、前記制御プログラムが、前記ステップ(b)において、前記レジスタのデータ保存ビットが前記電子回路装置の主記憶装置内に前記プログラムが保存されていることを示す場合のみ、前記ステップ(a)を実行することを特徴とする。

【0036】

【発明の実施の形態】以下に図面に基づいて、本発明の好ましい実施の形態について説明する。図1～3は、本発明に係る演算装置の実施例を示す図で、典型的なコンピュータ、例えば、パーソナルコンピュータ、ワークステーションなどの例を示している。図1に本実施例の演算装置のシステム構成ブロック図を示す。

【0037】同図に示されるように、コンピュータ110はCPU101、記憶装置102、RAM103、入出力装置104、レジスタ105、不揮発性メモリ106およびバッテリー107を備えている。CPU101は、予め記憶装置102にインストールされ保存されているOS161の制御下で、複数の所定のアプリケーションプログラム160を実行するものである。OS161は、パーソナルコンピュータの場合、例えば、マイクロソフト社のWindows(登録商標)およびアップルコン

ピュータ社のMac OS（登録商標）などである。アプリケーションプログラム160はそれぞれ所定の機能を実現するもので、各種の記憶媒体に記憶されて提供される。

【0038】記憶装置102は例えば、固定ディスク装置などの大容量の不揮発性の記憶装置であり、OS161に加えて、任意のアプリケーションプログラム160が予めインストールされている。オペレータは複数のアプリケーションプログラム160から実行したいプログラムを選択して実行する。RAM103はCPU101がプログラムを実行するとき、必要なデータを一時的に記憶させる作業領域として使用される揮発性の記憶装置であり、例えばDRAMからなる。

【0039】入出力装置104は、コンピュータ110の周辺装置、例えば、キーボード、マウスおよびCRT表示器を含むコンソール、プリンタおよび外部記憶装置からの入出力を制御するものである。例えば、コンソールからオペレータがアプリケーションプログラム160の起動要求などを行うと、入出力装置104がコマンドを受け取り、受け取ったコマンドはCPU101に渡される。

【0040】レジスタ105は、コンピュータ110の電源オフ時もデータが消去しないようにバッテリ107により電源が供給されている不揮発性メモリであり、例えば相補型金属酸化膜半導体（CMOS）からなる。レジスタ105は、コンピュータ起動時に必要な設定情報を保存している。通常、コンピュータ110の電源がオンすると、BIOSが起動し、レジスタ105を読み込み、レジスタ105の設定情報に基づいて各種の設定を行う。BIOSは、OSの中のハードウェアに依存する制御プログラムであり、コンピュータ110を動作させるのに最低限必要なプログラムが含まれる。BIOSは、予め読み出し専用記憶素子（ROM）保存されて、コンピュータ110のマザーボード上に実装される。

【0041】不揮発性メモリ106はフラッシュメモリなどからなり、RAM103より大きい容量を有する不揮発性の記憶装置である。フラッシュメモリは安価で、かつ、記憶装置102からRAM103へのデータ転送より早い速度でRAM103へのデータ転送を行うことができる。CPU101、記憶装置102、RAM103、入出力装置104、レジスタ105および不揮発性メモリ106はバスケーブル109で互いに接続される。これにより、互いにデータの送受信および制御が可能となる。

【0042】上述のように本実施例におけるコンピュータ110は、図6に示される従来のコンピュータの構成から、電源供給装置8を削除し、新たに不揮発性メモリ106を追加した構成になっている。上記のように構成されたコンピュータ110において、コンピュータ110の電源オフに先立って、現在実行しているアプリケーションプログラム160を、コンピュータ110の再起

動時に再現できるように、OS161およびアプリケーションプログラム160の実行状態を待避する方法について、図2のフローチャートを用いて説明する。

【0043】図2に示されるように、フローチャートの開始において、所定のアプリケーションプログラム160が実行中であり、コンピュータ110はオペレータからのアプリケーションプログラム160の起動・終了要求およびコンピュータ110の終了要求などのコマンド入力待ち状態（ステップA1）にある。オペレータがコンピュータ110の終了を要求すると、ステップA2へ進み、不揮発性メモリ106に実行中のOS161およびアプリケーションプログラム160の実行状態を再現するのに必要なデータを待避するかどうかの選択をオペレータに要求する。

【0044】ステップA3で、不揮発性メモリ106にデータを待避する要求がなされたかどうかを判定する。ステップA3で、判定が“YES”の場合はステップA4へ進み、判定が“NO”の場合、すなわち不揮発性メモリ106へのデータ待避が要求されなかった場合はステップA10へ進む。すなわち判定が“NO”の場合は不揮発性メモリ106およびレジスタ105のデータ保存ビットは現在の状態で保存される。

【0045】ステップA4では、現在実行中のアプリケーションプログラム160のうち、どのプログラムを次回コンピュータ110を再起動したとき再現するかを選択をオペレータに要求する。ステップA5では、プログラムが選択されたかどうかを判定する。判定が“YES”の場合、すなわち再現するプログラムが選択された場合は、ステップA6へ進み、判定が“NO”の場合、すなわち再現するプログラムが選択されなかった場合は、ステップA9へ進む。

【0046】ステップA6では、次回コンピュータ110を再起動したとき、オペレーティングシステムおよび選択されたアプリケーションプログラム160の実行状態を再現するのに必要なデータをRAM103に準備するとともに、不揮発性メモリ106から復帰されたデータと、コンピュータ110の記憶装置102のデータと、の同期を取るための情報を含むデータを記憶装置102の所定の同期データ保存領域に保存する。ここで、オペレーティングシステムおよびアプリケーションプログラム160の実行状態を再現するのに必要なデータは、アプリケーションプログラム160のプログラムデータ、実行時の画面表示データ、各種設定データ、OS161、プログラム実行時の作業領域使用状態情報などを含んでいる。これにより、次回コンピュータ110が再起動された場合、保存されたデータに基づいてCPU101が対応するアプリケーションプログラム160を実行できるようになる。

【0047】ステップA7で、準備されたデータをRAM103から不揮発性メモリ106に転送する。ステッ

10

20

30

40

50

プA8で、レジスタ105のデータ保存ビットに不揮発性メモリ106にRAM103のデータが保存されたことを示す“1”をセットし、ステップA10へ進む。一方、ステップA9では、レジスタ105のデータ保存ビットを“0”にリセットして、ステップA10へ進む。ステップ10では、実行中のアプリケーションプログラム160およびOS161を終了させる終了処理をおこなう。尚、ステップA10における終了処理は、ステップA7のデータ転送が正常に終了したことを確認してから行うのがよい。正常に終了しない場合は、再度転送を実行する、あるいは、処理を中断するなどの処理を行う。ステップA11で、コンピュータ110の電源をオフする。コンピュータ110の電源オフは、手動であっても自動であってもよい。

【0048】次に、以上のようにして所定のアプリケーションプログラム160の実行状態を待避したコンピュータ110を再起動したとき、待避したプログラムを復帰する方法について図3のプロチャートを用いて説明する。コンピュータ110の電源がオンされると、まずステップB1において、BIOSが起動し、レジスタ105内の設定情報が読み込まれ、各種の設定が行われる。ステップB2で、レジスタ105内のデータ保存ビットを読み込み、続くステップB3で、データ保存ビットに“1”がセットされているかどうかを判定する。ステップB3で、判定が“YES”の場合、ステップB7へ進み、判定が“NO”の場合、ステップB4へ進む。ここで、判定が“NO”の場合は通常の起動を行うことになる。

【0049】ステップB4では、OS161が記憶装置102からRAM103にロードされ起動する。ステップB5で、コマンド待ち状態になる。オペレータが複数のアプリケーションプログラム160の中から起動するプログラムを選択し、プログラム起動要求コマンドが入力されると、ステップB6へ進む。ステップB6では、選択されたアプリケーションプログラム160が記憶装置102からRAM103にロードされ起動する。アプリケーションプログラム160に制御を渡してステップB5へ戻る。以上のステップB4からステップB6の処理は従来のコンピュータの起動時と同じ処理である。

【0050】一方、ステップB7では、不揮発性メモリ106からRAM103にデータが転送することによって前回コンピュータ110を終了時待避されたオペレーティングシステムおよびアプリケーションプログラムにの執行状態を再現するためのデータが復帰される。転送が終了すると、ステップB8へ進み、転送されたアプリケーションプログラム160が起動される。このとき、前記記憶装置102の同期データ保存領域のデータに基づいて、記憶装置102およびRAM103の内容の同期をとる。アプリケーションプログラム160に制御を渡してステップB5へ進む。以後は、通常と同じ処理になり、要求に応じて他のアプリケーションプログラム1

60が起動されることになる。ステップB7でのデータ転送処理においても、図2のステップA7と同様に転送が正常に終了したかどうかの確認と異常終了の場合の処理が必要である。

【0051】上記のように構成されたコンピュータ110によれば、コンピュータ110の起動時、レジスタ105のデータ保存ビットに基づいて、不揮発性メモリ106に待避されたデータを復帰するかどうかを判別し、復帰する場合は、通常のOS161の記憶装置102からRAM103へのロードをバイパスして、不揮発性メモリ106のデータをRAM103に転送するので、OS161のみならず、前回実行していたアプリケーションプログラムの実行状態を再現することができ、コンピュータ110の起動からアプリケーションプログラムの起動までを短時間で実行することができる。記憶装置102からRAM103への転送より、不揮発性メモリ106からRAM103への転送の方が転送速度が速く、また、従来のアプリケーションプログラムの選択ステップもバイパスできるので、オペレータのニーズにあった状態のコンピュータ110の起動を迅速に行うことができる。

【0052】本実施例においてはレジスタ105のデータ保存ビットを使用しているが、これは必ずしも必要はなく、データ保存ビットを使用しない場合は、予め不揮発性メモリ106にOS161を起動可能なデータを保存しておき、ステップB4におけるコンピュータ110起動時のOS161の記憶装置102からRAM103へのロードを省略する。すなわち、図2のステップA7およびA9と、図3のステップB2からB4と、が省略される。このような実施例においては、コンピュータ110を起動したとき、OSのロードは必ず省略され、すぐに前回のコンピュータ110の起動状態が復帰できる。

【0053】また、ステップA4およびA5におけるアプリケーションプログラム160の選択ステップはなくてもよい。ステップA4およびA5が無い場合は、コンピュータ110を終了する前に、次回実行したいプログラム以外は予め終了させておけばよい。あるいは、予め設定ファイルを作成して、記憶装置102に保存しておき、設定ファイルに基づいて、ステップA6におけるプログラム待避処理を行ってもよい。

【0054】さらに、不揮発性メモリ106に保存されているプログラムを示す手段を備えてもよく、不揮発性メモリ106にデータを転送したとき、選択されたプログラムの情報を示すデータも不揮発性メモリ106に転送しておき、コンピュータ110が再起動されて、不揮発性メモリ106のデータが読み込まれた時、不揮発性メモリ106に保存されているプログラムの情報を示すデータをコンピュータ110に取り込み、必要に応じてコンピュータ110のCRT表示器上に表示すればよい。

【0055】また、別の実施の態様として、不揮発性メモリ106の代わりに記憶装置102の領域の一部をプログラム待避用の領域としてもよい。この場合、前述の同期データ保存領域が拡張された領域となる。図4～5は、本発明に係る演算装置を利用した電子回路装置の実施例を示す図で、電子回路解析システムの例を示している。図4に本実施例の電子回路解析システムのシステム構成ブロック図を示す。

【0056】同図に示されるように、本実施例の電子回路解析システムはコンピュータ210と、ROMエミュレータ220と、から構成され、ターゲット230を解析するものである。ターゲット230は、CPU231と、CPU231が実行する所定のターゲットプログラムと、プログラムを予め保存しておく図示されないROMと、CPU231がターゲットプログラムを実行するとき必要なデータを一時的に保存する図示されないRAMと、から構成される。電子回路解析システムにおいては、ターゲット230のCPU231が実行するターゲットプログラムをデバッグするのが主な目的である。

【0057】コンピュータ210は、通常のパーソナルコンピュータなどであり、CPU201と、CPU201が実行する電子回路を解析する解析プログラムを含む所定のプログラム260と、プログラム260が予めインストールされている記憶装置202と、を備えている。ROMエミュレータ220は、ターゲット230をアクセスするための制御を行うエミュレーション実行手段221と、エミュレーションを実行するのに必要なデータを一時的に保存するエミュレーション領域222と、エミュレーションを実行するのに必要なデータがエミュレーション領域222に保存されたか否かを示すデータ保存ビットを含むレジスタ223と、を備えている。

【0058】コンピュータ210がROMエミュレータ220にケーブル240で接続され、ROMエミュレータ220がターゲット230にケーブル250で接続される。ケーブル240は汎用のシリアル伝送用のケーブル、例えば、RS-232Cなどであり、コンピュータ210およびROMエミュレータ220の図示されないシリアルポートを介してそれぞれ接続される。ケーブル250は一端にターゲット230のROMと同じ数および配列のピンを有するポッド251を有し、ターゲット230からROMが外されて、ポッド251がターゲット230のROMソケット232に装着される。

【0059】電子回路解析システムにおけるターゲット230の解析は、コンピュータ210に予めインストールされているプログラム260に含まれる解析プログラムに基づいて、図5に示されるフローチャートの手順に従って実行される。解析プログラムに加え、コンピュータ210にはモニタプログラムおよびターゲットプログラムが予めインストールされている。モニタプログラムは

ROMエミュレータ220がエミュレーションを実行するためのプログラムである。ターゲットプログラムは、本来はターゲット230のROMに書き込まれてターゲット230のCPU231によって実行され、所定の機能を実現するものであるが、電子回路解析システムがターゲットプログラムをデバッグする場合は、コンピュータ210にインストールされる。

【0060】コンピュータ210で、解析プログラムが開始されると、ステップC1で、ROMエミュレータ220のレジスタ223を読み込む。ステップC2で、レジスタ223のデータ保存ビットがセットされているかどうかを判定する。ステップC2で、判定が“NO”ならばステップC3へ進み、判定が“YES”ならばステップC3をバイパスしてステップC4へ進む。

【0061】ステップC3では、ROMエミュレータ220にエミュレーションを実行するのに必要なデータがコンピュータ210からROMエミュレータ220にケーブル240を介して転送される。ここで転送されるデータは、モニタプログラムと、ターゲットプログラムを含んでいる。ステップC4で、ターゲット230のCPU231をリセットすると、モニタプログラムが起動し、ROMエミュレータ220はエミュレーションを開始し、コンピュータ210は解析ルーチンRへ制御を移す。

【0062】解析ルーチンRでは、以下のステップS1からS3が随時繰り返され、所定の解析が実行される。詳しくは、ステップS1で、コンピュータ210からコマンドが送信され、ROMエミュレータ220に対し制御が行われる。ROMエミュレータ220はコンピュータ210の要求に応じて動作し、その結果をコンピュータ210に送信する。ステップS2で、コンピュータ210はROMエミュレータ220から送信された結果を読み込む。ステップS3で、この結果に基づいてコンピュータ210はターゲット230を解析する。

【0063】このように構成された電子回路解析システムによれば、コンピュータ210において、ターゲット230の解析を行うために解析プログラムを実行した後、他のアプリケーションプログラムを実行し、再度、ターゲット230の解析プログラムを実行した場合、すでに、ターゲット230を解析するのに必要なモニタプログラムおよびターゲットプログラムを含むデータがROMエミュレータ220に転送されていることを確認して、すでに転送されている場合はコンピュータ210からROMエミュレータ220へのプログラムの転送をバイパスすることができるので、ターゲット230の解析をすぐに開始することができる。

【0064】これにより、電子回路解析システムにおける解析プログラムの再起動時間が大幅に短縮され操作性が向上する。従来の電子回路解析システムに、レジスタ223およびコンピュータ210の解析プログラムにお

10

20

30

40

50

けるステップ C1 を追加するだけで、上述のような利点を有する電子回路解析システムを簡単に構成することが可能である。

【0065】以上、述べてきたように本発明の技術の利点を有するこれらの技術的な手法は、様々な変形も可能である。これらの変更は本発明の請求の範囲に示されたように解釈されるものである。

【0066】

【発明の効果】本発明によれば、演算装置の電源オフに先立って、主記憶装置に記憶されているデータを不揮発性記憶装置に待避させるので、演算装置の再起動時に、不揮発性記憶装置に待避させておいたデータを、主記憶装置に転送させて、転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を実行手段が再現できる。

【0067】通常のプログラムの実行は、オペレーティングシステムおよびアプリケーションプログラムをプログラム格納手段から主記憶装置に転送した後で、行われるが、本発明によれば、この転送処理をバイパスすることが可能となる。また、プログラム格納手段から主記憶装置への転送より不揮発性記憶装置から主記憶装置への転送の方が早い速度で必要なデータを転送できるので、演算装置の起動からアプリケーションプログラムの起動までの時間を短縮できる。

【0068】本発明の演算装置は、不揮発性記憶装置を使用するので、記憶装置に電源を供給する必要がなく、アプリケーションプログラムのレジューム機能を有する演算装置の構成を簡素化できる。さらに、不揮発性記憶装置にフラッシュメモリを使用すれば安価に演算装置を構成できる。また、演算装置の電源オフに先立って、現在のオペレーティングシステムおよびアプリケーションプログラムの実行状態を演算装置の再起動時に再現するか否かの操作者による指令を入力してもよく、これにより、入力があった場合のみ主記憶装置に記憶されているデータを不揮発性記憶装置に待避させることができ、演算装置の再起動時の動作を操作者の意図に従って選択することができる。

【0069】さらに、複数のアプリケーションプログラムの中から、演算装置の再起動時に再現するアプリケーションプログラムを選択することもできるので、演算装置の電源オフに先立って、主記憶装置に記憶されているデータのうち、オペレーティングシステムおよび選択されたアプリケーションプログラムの実行状態の再現に必要なデータのみを不揮発性記憶装置に待避でき、待避するための不揮発性記憶装置の領域の縮小および待避時間の短縮が図られるとともに、操作者の意図にあったアプリケーションプログラムのみを、演算装置の再起動時に再現することができるので、演算装置の再起動時の転送手段による不揮発性記憶手段から主記憶装置へのデータ

の転送時間も短縮でき、操作性の良い演算装置を提供することができる。

【0070】本発明の演算装置は、オペレーティングシステムおよびアプリケーションプログラムの実行状態の再現に必要なデータが不揮発性記憶装置に記憶されているか否かを示すデータ保存ビットを有する不揮発性のレジスタを備えてもよく、これにより、演算装置の再起動時、実行手段が不揮発性記憶装置から主記憶装置に転送されたデータに基づいて、前回の電源オフ時のオペレーティングシステムおよびアプリケーションプログラムの実行状態を再現する否かを、ベーシックインプットアウトプットシステム（BIOS）が、レジスタのデータ保存ビットに基づいて簡単に判別できる。また、レジスタは不揮発性なので演算装置の電源がオフ後もデータを保持できる。

【0071】また、本発明によれば、演算装置を利用した電子回路装置において、実行手段が実行するプログラムが主記憶装置に保存されているか否かを確認してから演算装置のプログラム格納手段から電子回路装置の主記憶装置にプログラムを転送するので、プログラムがすでに保存されている場合は、このプログラムの転送をバイパスしてすぐに実行することができるので、プログラムの起動時間が大幅に短縮でき、操作性の良い電子回路装置を提供することができる。

【0072】また、電子回路装置の主記憶装置にプログラムがすでに保存されているか否かを示すデータ保存ビットを含むレジスタを有するので、レジスタのデータ保存ビットを確認するだけで、すでに電子回路装置の主記憶装置にプログラムが保存されているか否かが簡単に判別できる。

【図面の簡単な説明】

【図1】本発明に係る演算装置の実施例のコンピュータのシステム構成を示すブロック図である。

【図2】図1のコンピュータの終了時のアルゴリズムを示すフローチャートである。

【図3】図1のコンピュータの起動時のアルゴリズムを示すフローチャートである。

【図4】本発明に係る演算装置を利用した電子回路装置の実施例の電子回路解析システムのシステム構成を示すブロック図である。

【図5】図4のROMエミュレータの動作手順を示すフローチャートである。

【図6】従来のコンピュータのシステム構成を示すブロック図である。

【図7】図6の従来のコンピュータの起動時のアルゴリズムを示すフローチャートである。

【図8】従来のコンピュータを利用した電子回路装置の例の電子回路解析システムのシステム構成を示すブロック図である。

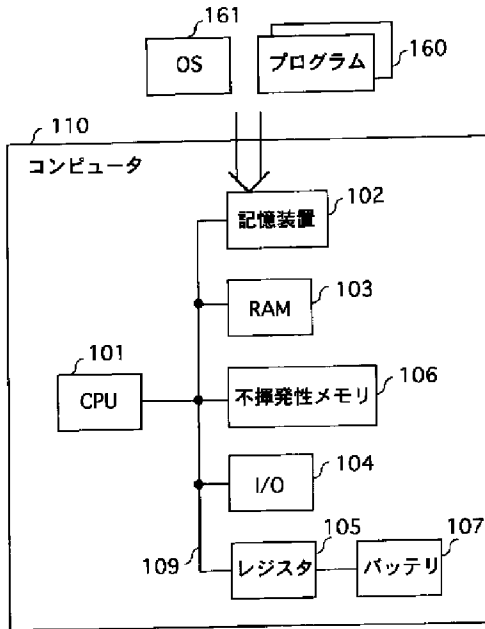
【図9】図8の従来の電子回路解析システムの解析プロ

グラムの処理の流れを示すフローチャートである。

【符号の説明】

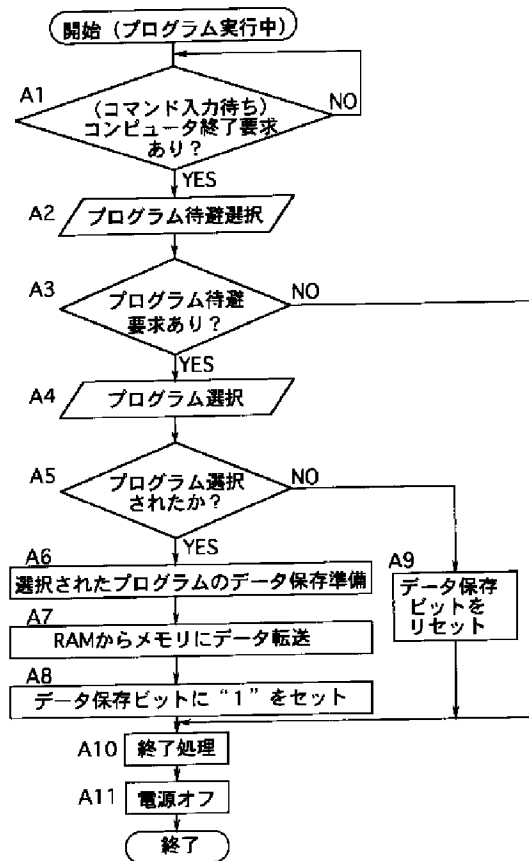
106 不揮発性メモリ（不揮発性記憶装置）  
105、223 レジスタ

【図1】

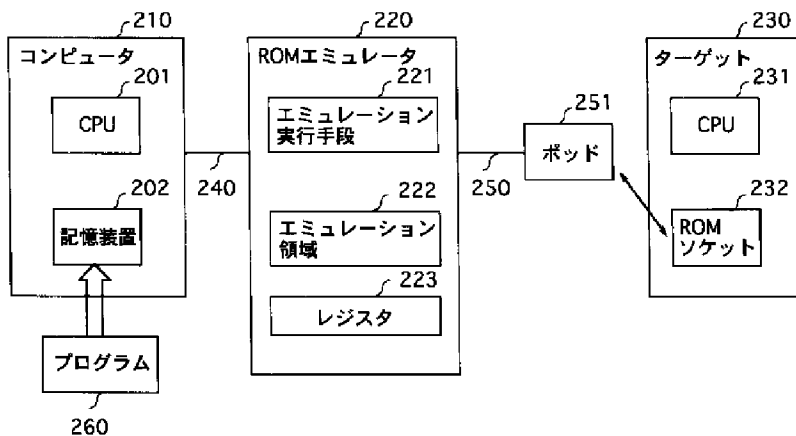


110、210 コンピュータ  
160 アプリケーションプログラム  
161 オペレーティングシステム  
260 プログラム

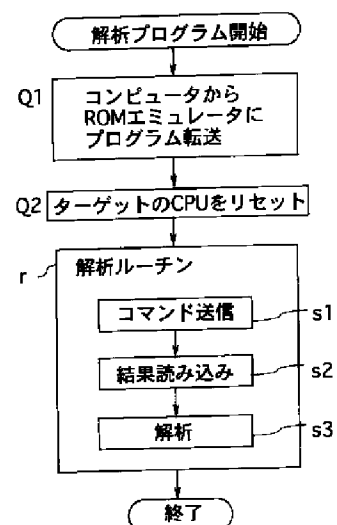
【図2】



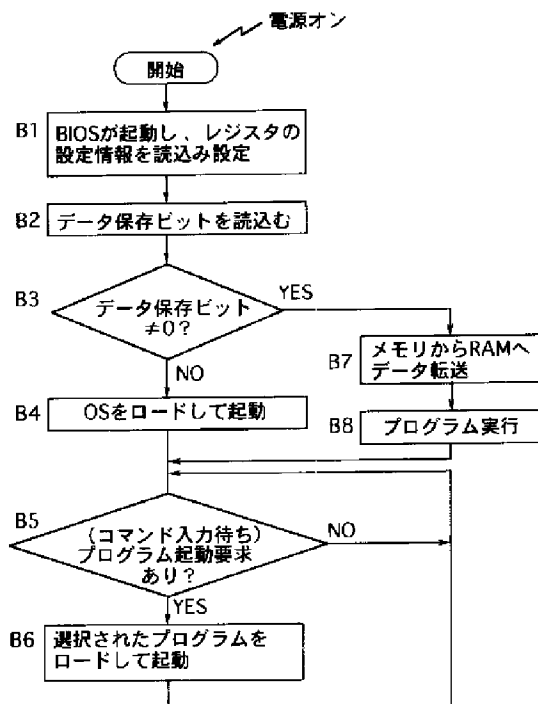
【図4】



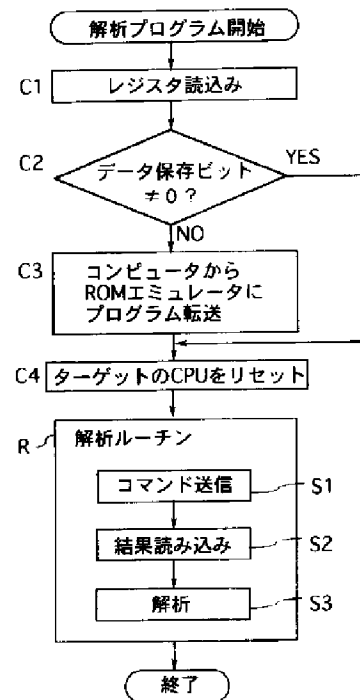
【図9】



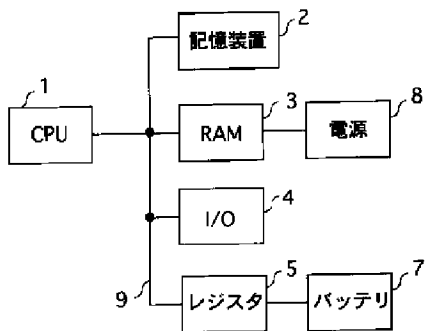
【図3】



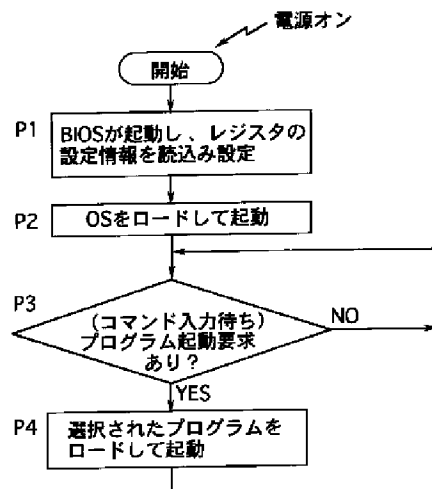
【図5】



【図6】



【図7】



【図 8】

